

Journal du Hard (15)

Cartouches Telestrat (II)

par Claude S. et André C.

COMMENT ÇA MARCHE?

Le cahier des charges des cartouches TELESTRAT est hyper simple: d'une part connecter les différentes pattes de la puce avec les circuits de la carte mère, via les broches du connecteur et d'autre part assurer la sélection de la banque voulue (une seule banque est active à la fois).

Nomenclature des connecteurs de cartouches pour les ports gauche et droit du TELESTRAT

| n° broches Face A | Cartouche Gauche | Cartouche Droite | n° broches Face B | Cartouche Gauche | Cartouche Droite |
|----------------------|---------------------|---------------------|----------------------|--|-----------------------|
| 1 | CS1 | CS5 | 1 | signal horloge $\varnothing 2$ (-> 22) | |
| 2 | CS2 | CS6 | 2 | CS0 | CS4 |
| 3 | CS3 | | 3 | n.c. | WE ou n.c. |
| 4 | détromp. G | n.c. | 4 | détromp. G | n.c. |
| 5 | D0 (-> 11) | | 5 | D1 (-> 12) | |
| 6 | D2 (-> 13) | | 6 | D3 (-> 15) | |
| 7 | D4 (-> 16) | | 7 | D5 (-> 17) | |
| 8 | D6 (-> 18) | | 8 | D7 (-> 19) | |
| 9 | Masse (-> 14) | | 9 | Masse (-> 14) | |
| 10 | A0 (-> 10) | | 10 | A1 (-> 9) | |
| 11 | A2 (-> 8) | | 11 | A3 (-> 7) | |
| 12 | A4 (-> 6) | | 12 | A5 (-> 5) | |
| 13 | A6 (-> 4) | | 13 | A7 (-> 3) | |
| 14 | n.c. | détromp. D | 14 | n.c. | détromp. D |
| 15 | A8 (-> 25) | | 15 | A9 (-> 24) | |
| 16 | A10 (-> 21) | | 16 | A11 (-> 23) | |
| 17 | A12 (-> 2) | | 17 | A13 (-> 26) | |
| 18 | n.c. | | 18 | n.c. | |
| 19 | +5V (-> 28) | | 19 | n.c. | |

Les valeurs indiquées entre parenthèses correspondent aux numéros des broches de l'EPROM. Par convention, certains symboles sont rayés pour indiquer qu'ils sont actifs au niveau bas (voir article précédent). ~~CS~~ = Chip Select (validation de l'EPROM correspondante), ~~WE~~ = Write Enable (valide la RAM en écriture), détromp. G ou D = détrompeur (broche remplacée par un trait de scie), D0 à D7 = les 8 lignes de données, A0 à A13 = les 14 lignes d'adressage utilisées par le TELESTRAT pour accéder aux 16 koctets d'une banque.

Mais la réalisation pratique est plus complexe. En effet, il n'est pas facile, avec un simple circuit imprimé double face, de gérer les multiples et inévitables croisements de pistes. Nous n'irons pas jusqu'à vous décrire dans le détail ce circuit imprimé, ni même à vous en donner une copie. Le "typon" de celui-ci a déjà été publié dans l'article de Jean (CEO-MAG n°46 de février 1994). Si l'une de vos cartouches est grillée, il suffit de changer d'EPROM, inutile de refaire toute la cartouche. Enfin, si vous repartez de zéro, pour le même effort, il vaut mieux que vous passiez directement à la "big-cartouche", que nous décrivons bientôt.

NOTRE SCHÉMA SIMPLIFIÉ

Nous nous contenterons donc de vous donner un schéma de principe. Ce schéma (figure 3) est en fait un hybride mi-théorique mi-pratique, afin d'en faciliter la lecture par ceux d'entre vous qui ne sont pas familiers des schéma électroniques. Il devrait vous permettre de reprendre l'examen de vos cartouches et de mieux les comprendre. La figure 3 représente donc les protagonistes en présence: l'EPROM 27256 et le connecteur mâle (partie inférieure du circuit imprimé de la cartouche). Pour l'instant, nous envisagerons le cas d'une cartouche à deux banques et donc à une seule EPROM 27256 (type HYPER-BASIC).

Voyons tout d'abord les connections fixes, communes à toutes les cartouches:

- * Quatorze lignes d'adressage de A0 à A13, correspondant donc aux adresses 00 0000 0000 0000 à 11 1111 1111 1111, c'est à dire #0000 à #3FFF de la banque (soit 16 octets) relient les broches homologues de l'EPROM et du connecteur. Par exemple, pour la ligne A4, la broche 6 de l'EPROM est reliée à la broche 12A (n°12 de la face A) du connecteur.

- * Huit lignes de data de D0 à D7 relient également les broches homologues de l'EPROM et du connecteur. Par exemple, pour la ligne D0, la broche 11 de l'EPROM est reliée à la broche 5A (n°5 de la face A) du connecteur.

- * La broche 14 de l'EPROM est reliée aux broches 9A et 9B du connecteur (masse).

- * Les broches 1 (Vpp, programmation) et 28 (Vcc, alimentation) sont reliées à la broche 19A (+5V) du connecteur. Un condensateur de découplage (100nF) devrait être présent entre le +5V et la masse (si Oric n'a pas saboté votre cartouche).

- * La broche 22 de l'EPROM (Output Enable) est reliée à la broche 1B du connecteur (signal φ2).

- * Les broches 4 et 14 du connecteur servent pour le passage du détrompeur, respectivement gauche et droite.

- * Certaines broches du connecteur (par exemple 18A, 18B et 19B) ne sont pas connectées. C'est aussi parfois le cas pour certaines broches de contrôle (voir ci-après).

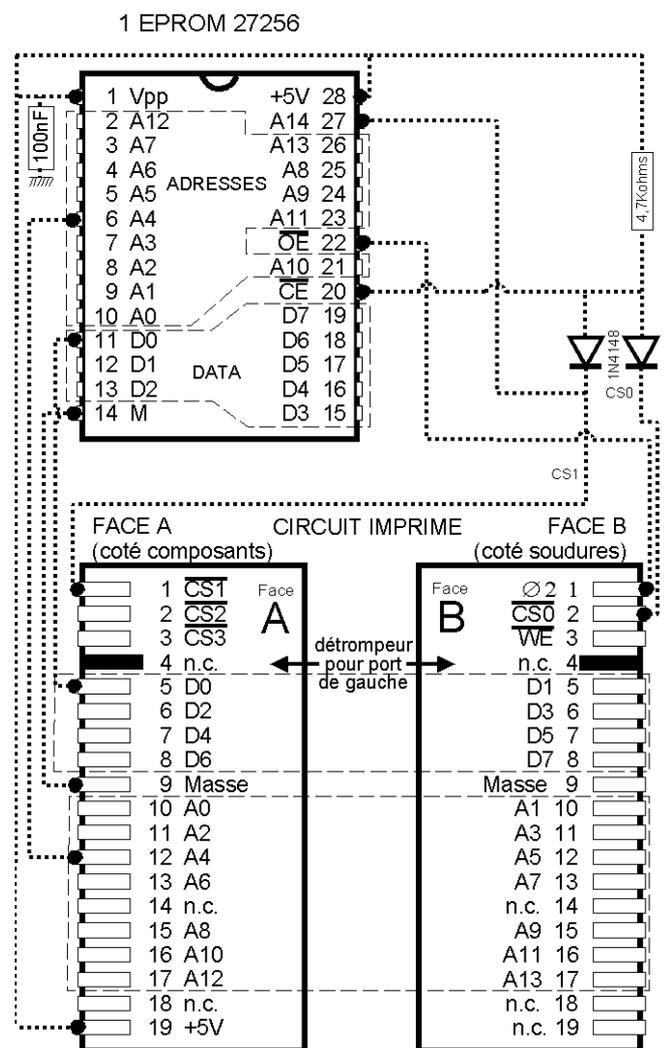


FIGURE 3

Cartouche à 2 banques pour port gauche: HYPER-BASIC ou TELE-FORTH
Cartouche pour port droit si le détrompeur est en 14 par exemple TELE-ASS

RESTE LES 5 BROCHES DE CONTRÔLE...

Elles servent principalement à valider une des EPROM (s'il y en a deux) et une des banques dans l'EPROM active et accessoirement (cas des cartouches de RAM) à valider la puce en écriture ou en lecture. Les cartouches de gauche sont destinées à contenir les banque 7 à 4 et celles de droite, les banques de 4 à 0. Il ne faut jamais avoir de banque 4 présente dans les deux cartouches à la fois.

L'attribution de certaines broches du connecteur à la sélection des banques sera donc différente selon qu'il s'agit d'une cartouche gauche ou droite. Pour simplifier (sic) la correspondance entre numéro de banque (qui pour les connaisseurs est placé dans le registre A de VIA2) et le \overline{CS} qui sera mis au niveau bas (signal de la carte mère répercuté dans la cartouche via le connecteur du port) est la suivante: $\text{numéro_de_banque} = 7 - \text{numéro_de_}\overline{CS}$ (faut le faire!). Par exemple la banque 2 est validée lorsque le $\overline{CS5}$ est à la masse ($2 = 7 - 5$). Notez qu'il n'y a pas de $\overline{CS7}$ car la banque 0 n'est jamais validée en cartouche mais dans la RAM overlay.

En pratique, lorsque le TELESTRAT veut s'adresser à la banque 7 (sur laquelle il boote) ou 3 (par exemple TELEMATIC) il mettra respectivement $\overline{CS0}$ ou $\overline{CS4}$ à la masse, c'est à dire dans les deux cas la broche 2B. Ceci est résumé dans le tableau ci-dessous:

| Broche du connecteur à la masse | Cartouche pour port de gauche | | Cartouche pour port de droite | |
|---------------------------------|-------------------------------|-----------|--------------------------------|-----------|
| | \overline{CS} n° | Banque n° | \overline{CS} n° | Banque n° |
| 2B | 0 | 7 | 4 | 3 |
| 1A | 1 | 6 | 5 | 2 |
| 2A | 2 | 5 | 6 | 1 |
| 3A | 3 | 4 | 3 | 4 |
| 3B | non connecté | | \overline{WE} (Write Enable) | |

RASSUREZ-VOUS, EN RÉALITÉ, C'EST HYPER-SIMPLE

Prenons par exemple le cas d'une cartouche HYPER-BASIC. Cette cartouche contient deux banques: 7 (TELEMON pour le boot) et 6 (HYPER-BASIC). Il faut donc simplement gérer les deux banques d'une simple EPROM 27256. Seules les broches de contrôle 2B et 1A du connecteur sont utilisées, les trois autres (2A, 3A et 3B) restent non connectées.

Puisqu'une seule des deux banques peut être accessible à la fois, le TELESTRAT met à la masse **soit** $\overline{CS0}$ (banque 7 validée) **soit** $\overline{CS1}$ (banque 6 validée). Comme vous pouvez le voir sur la figure 3, au repos, la broche 20 (Chip Enable) est tirée au niveau haut à travers la résistance: l'EPROM est désactivée. Lorsqu'une des deux lignes $\overline{CS0}$ ou $\overline{CS1}$ est mise à la masse, la broche 20 de l'EPROM est tirée au niveau bas par l'une des diodes 1N4148: l'EPROM est alors validée. Ces deux diodes se comportent comme une porte <OU> et évitent la répercussion de $\overline{CS0}$ et $\overline{CS1}$. Lorsque $\overline{CS0}$ est mis à la masse (banque 7 en service), $\overline{CS1}$ est gardé au niveau haut. Vous verrez en suivant la ligne pointillée qui relie $\overline{CS1}$ à la broche 27 de l'EPROM que la ligne d'adressage A14 est alors au niveau haut. Ceci signifie que la moitié haute de l'EPROM est validée (adresses internes de #4000 à 7FFF, c'est à dire les adresses du type **1xx xxxx xxxx xxxx**). Lorsqu'au contraire, c'est $\overline{CS1}$ qui est mis à la masse (banque 6 en service), la ligne d'adressage A14 passe au niveau bas. Ceci signifie que la moitié basse de l'EPROM est validée (adresses internes de #0000 à #3FFF, c'est à dire les adresses du type **0xx xxxx xxxx xxxx**). Rappelons que les lignes d'adressage codées sur 2 octets (16 bits) vont de A0 à A15 et que leur état est représenté de droite à gauche par les bits b0 à b15. à suivre...